



**КОМПЛЕКТ ОТЛАДОЧНЫЙ
ДЛЯ МИКРОСХЕМЫ 1967ВН044**

**Паспорт
ТСКЯ.468998.056ПС**

Содержание

1	Основные сведения об изделии и технические данные	3
2	Комплектность	5
3	Свидетельство об упаковывании	6
4	Свидетельство о приемке	6
5	Сроки эксплуатации, хранения и гарантии изготовителя (поставщика)	7
6	Сведения о рекламациях	7
7	Указания по эксплуатации	8

1 Основные сведения об изделии и технические данные

1.1 Основные сведения об изделии

Комплект отладочный для микросхемы 1967BH044 (далее изделие) предназначен для демонстрации функционирования микросхемы 1967BH044 (далее микросхема), обучения программирования с помощью прилагаемых примеров программ, а также отладки собственных проектов на её основе.

Вид изделия в упаковке приведен на рисунке 1.

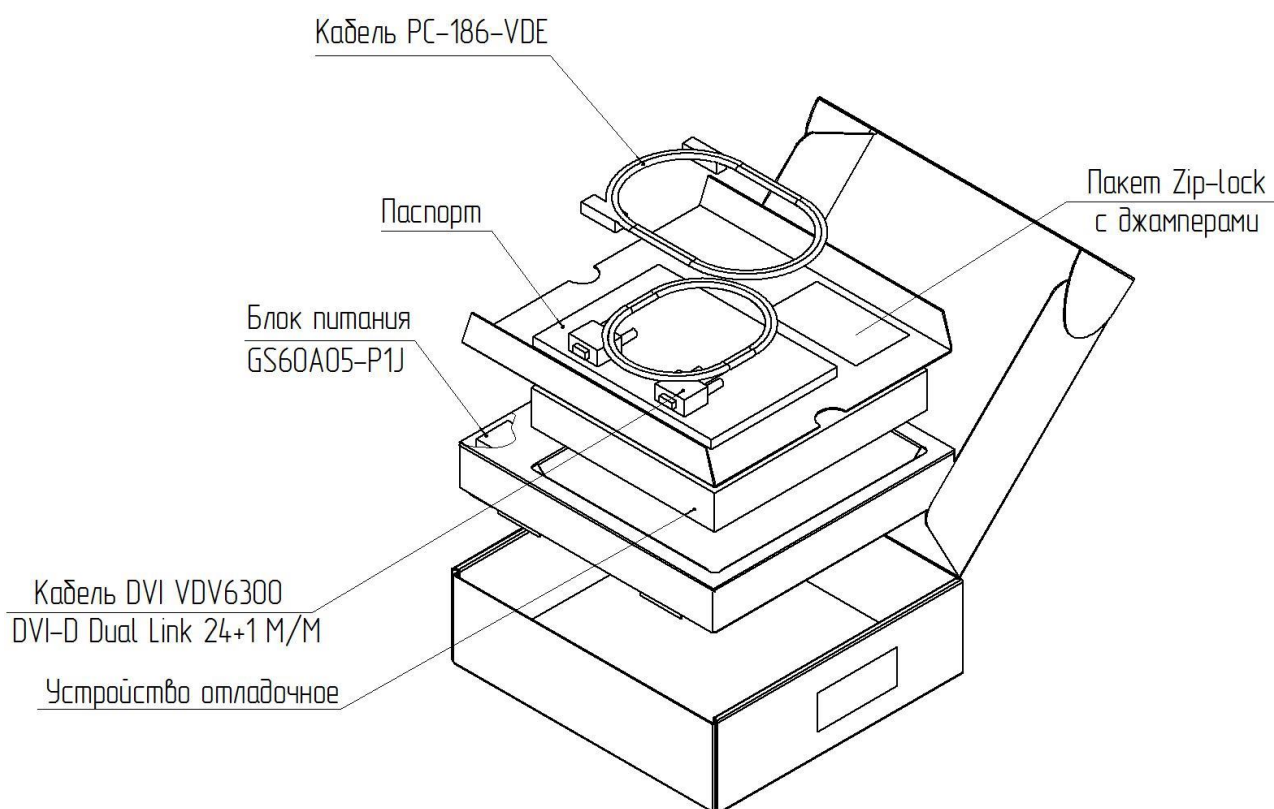


Рисунок 1 - Вид изделия в упаковке

В состав изделия входит устройство отладочное ТСКЯ.466963.025 (далее устройство отладочное), которое состоит из двух модулей – модуля отладочного ТСКЯ.469575.019 (далее – модуль отладочный) и модуля процессора ТСКЯ.469575.020 (далее – модуль процессора), соединенных между собой (см. рисунок 2).

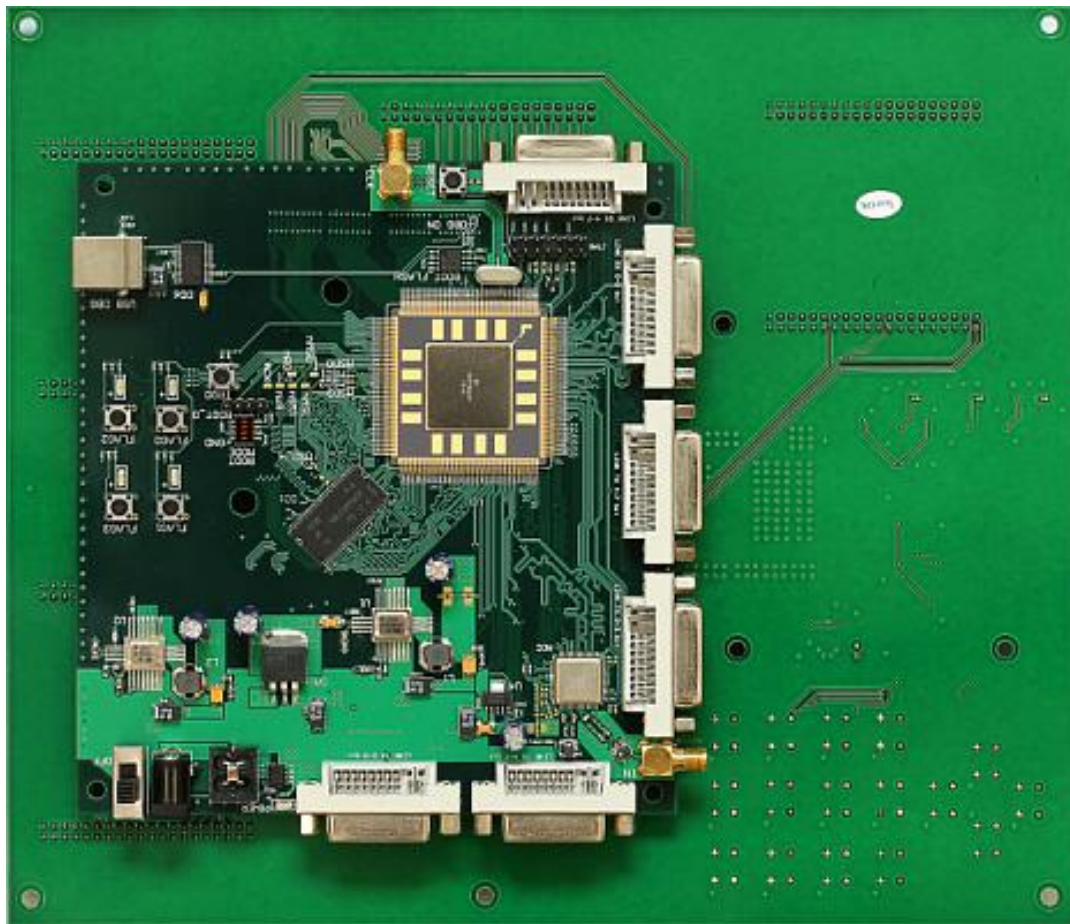


Рисунок 2 – Устройство отладочное*

1.2 Основные технические данные:

- напряжение питания 5 В;
- возможность подключения к ПК через интерфейс USB.

1.3 Условия эксплуатации должны удовлетворять следующим значениям климатических факторов:

- температура окружающей среды (25 ± 10) °С;
- относительная влажность воздуха от 45 до 80 %;
- атмосферное давление от 84,0 до 106,7 кПа (от 630 до 800 мм рт. ст.).

* Внешний вид устройства отладочного может отличаться

2 Комплектность

Состав изделия должен соответствовать таблице 1.

Таблица 1

Обозначение	Наименование	Количество	Примечание
ТСКЯ.466963.025	Устройство отладочное <hr/> <small>(заводской номер)</small>	1	-
-	Кабель DVI VDV6300 1,8 м фирмы «VCOM»	1	1
-	Кабель PC-186-VDE 1,8 м фирмы «GEMBIRD»	1	1
-	Блок питания GS60A05-P1J фирмы «MEAN WELL»	1	1
ТСКЯ.468998.056ПС	Паспорт	1	-
-	Упаковка (тип 1)	1	-
-	Джамперы (перемычки)	2	2
Примечания 1 Допускается замена без уведомления заказчика. 2 Поставляется упакованными в Zip-lock пакет			

Для работы с изделием по дополнительному запросу могут поставляться следующие модули и комплекс:

- модуль памяти для микросхем 1967ВН044;
- модуль камеры для микросхем 1967ВН044;
- модуль дисплея для микросхем 1967ВН044;
- модуль внешней памяти Flash на основе 1636PP1У;
- модуль Flash на основе 1636PP3У;
- модуль Flash на основе 1636PP4У;
- модуль интерфейса ARINC429 (ГОСТ 18977-79);
- модуль интерфейса МКИО (ГОСТ Р 52070-2003);
- модуль интерфейса RS-232 на основе 5559ИН4У;
- модуль интерфейса RS-422 на основе 2011ВВ024;
- комплекс разработки и отладки для микросхем серии 1967ВНхх.

3 Свидетельство об упаковывании

Комплект отладочный для микросхемы 1967ВН044 ТСКЯ.468998.056 упакован АО «ПКК Миландр» согласно требованиям конструкторской документации и комплектности по таблице 1.

(личная подпись)

(расшифровка подписи)

(год, месяц, число)

4 Свидетельство о приемке

Комплект отладочный для микросхемы 1967ВН044 ТСКЯ.468998.056 соответствует конструкторской документации ТСКЯ.468998.056 и признан годным для эксплуатации.

СКК

МП

(личная подпись)

(расшифровка подписи)

(год, месяц, число)

5 Сроки эксплуатации, хранения и гарантии изготовителя (поставщика)

Гарантийный срок эксплуатации, в пределах гарантийного срока хранения, не менее 6 месяцев.

Гарантийный срок хранения комплекта отладочного с момента отгрузки – 12 месяцев.

Предприятие – изготовитель (поставщик) гарантирует качество и соответствие изделия всем требованиям конструкторской документации при соблюдении потребителем правил эксплуатации, транспортирования и хранения, установленных конструкторской (эксплуатационной) документацией, в течение гарантийного срока.

6 Сведения о рекламациях

Рекламации предъявляют в форме рекламационного акта по ГОСТ Р 55754-2013.

Уведомление о вызове представителя поставщика направлять по адресу: АО «ПКК Миландр», 124498, г. Москва, Зеленоград, Георгиевский проспект, дом 5, этаж 2, помещение I, комната 38. Факс: 8 (495) 981-54-36

Дополнительно запрос должен быть продублирован на электронный адрес: support@milandr.ru.

7 Указания по эксплуатации

Перед началом работы внимательно ознакомьтесь с данным разделом.

Устройство отладочное состоит из модуля отладочного и модуля процессора, состыкованных между собой разъемами, и соединенных крепежом (см. рисунок 3). Для проведения настроек изделия разрешается разъединять модули.

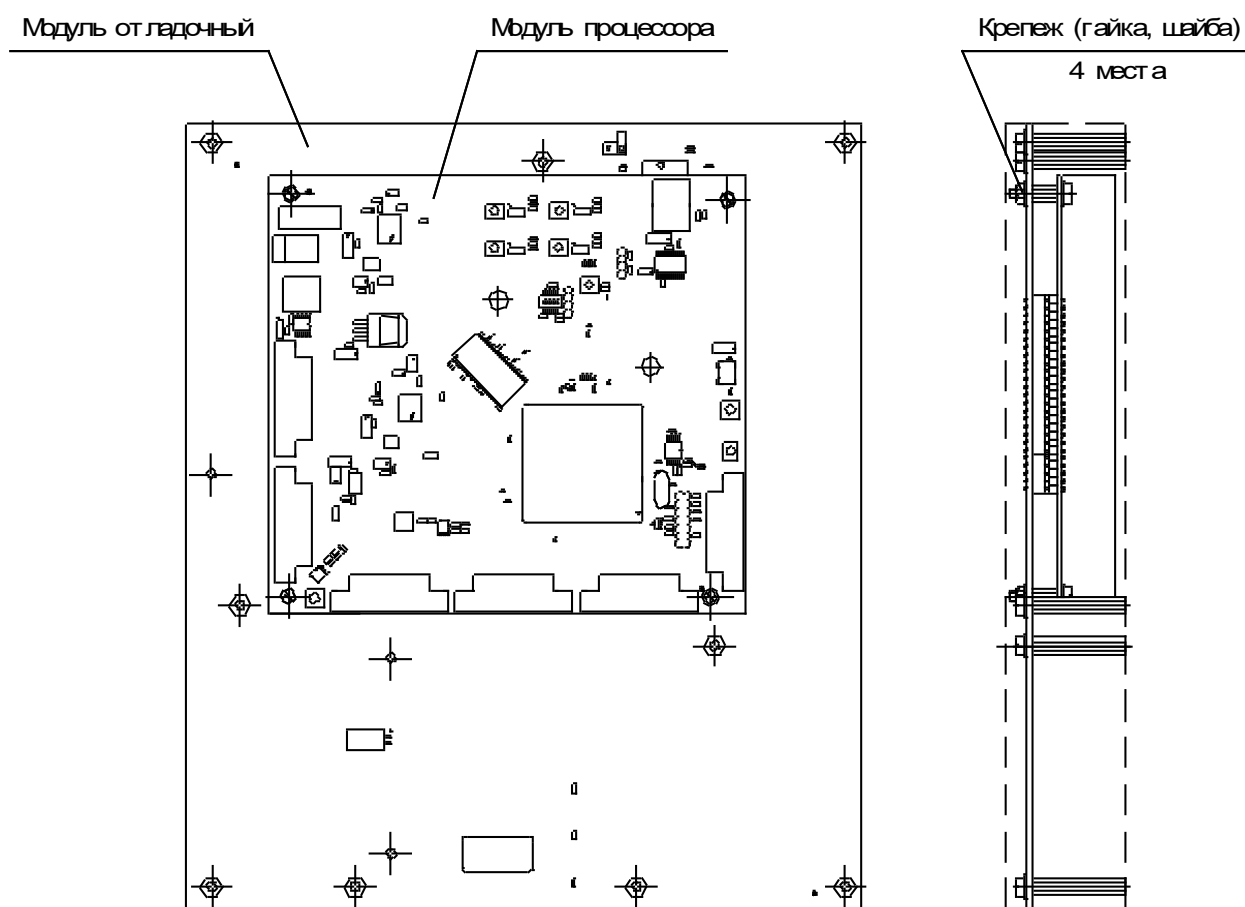


Рисунок 3 – Устройство отладочное

7.1 Разъемы для установки перемычек, элементы управления и коммутации, установленные на модуле отладочном, показаны на рисунках 4 и 5, их описание содержится в таблице 2.

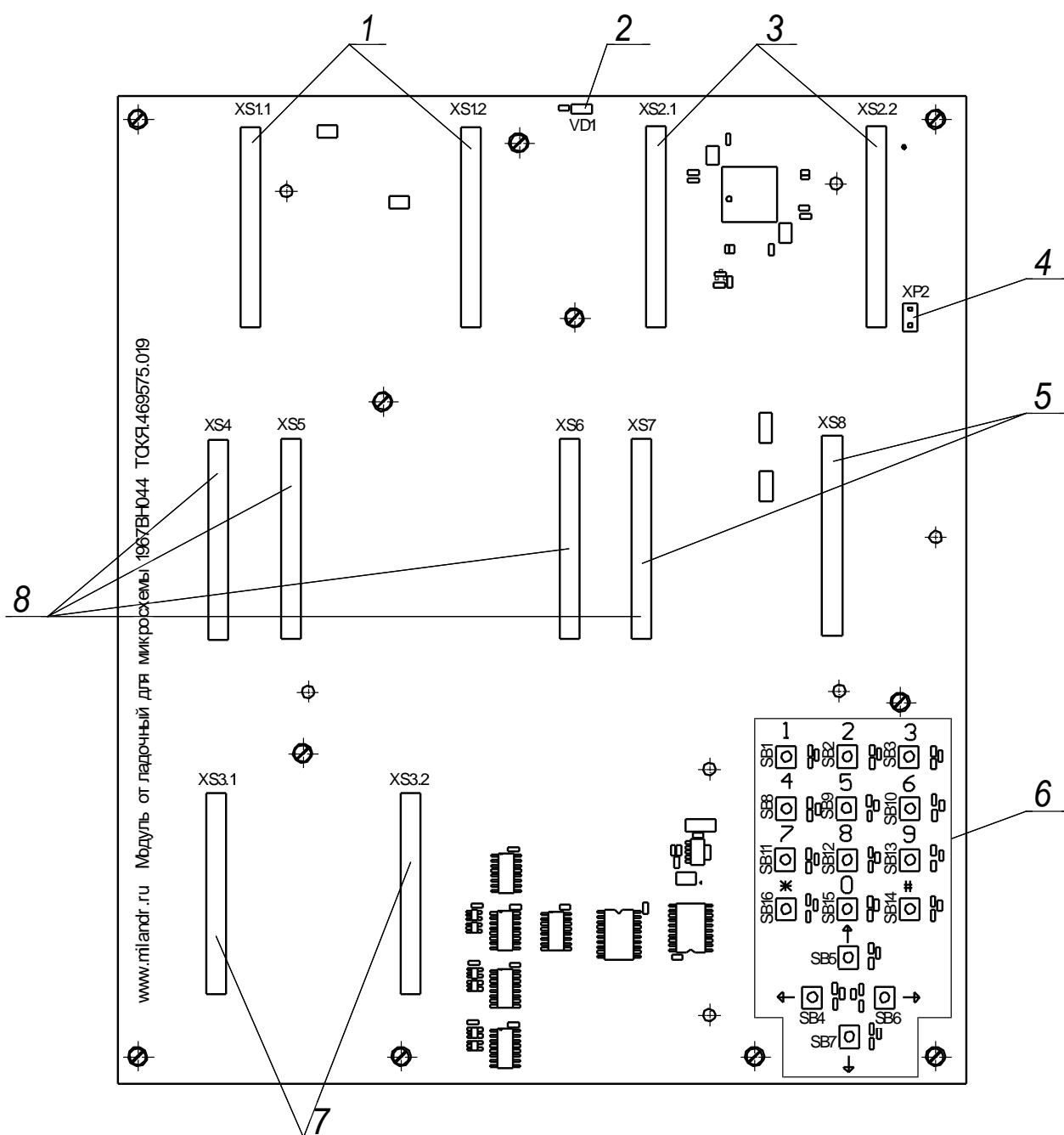


Рисунок 4 - Расположение разъема для установки перемычек, элементов управления и коммутации на модуле отладочном (вид сверху)

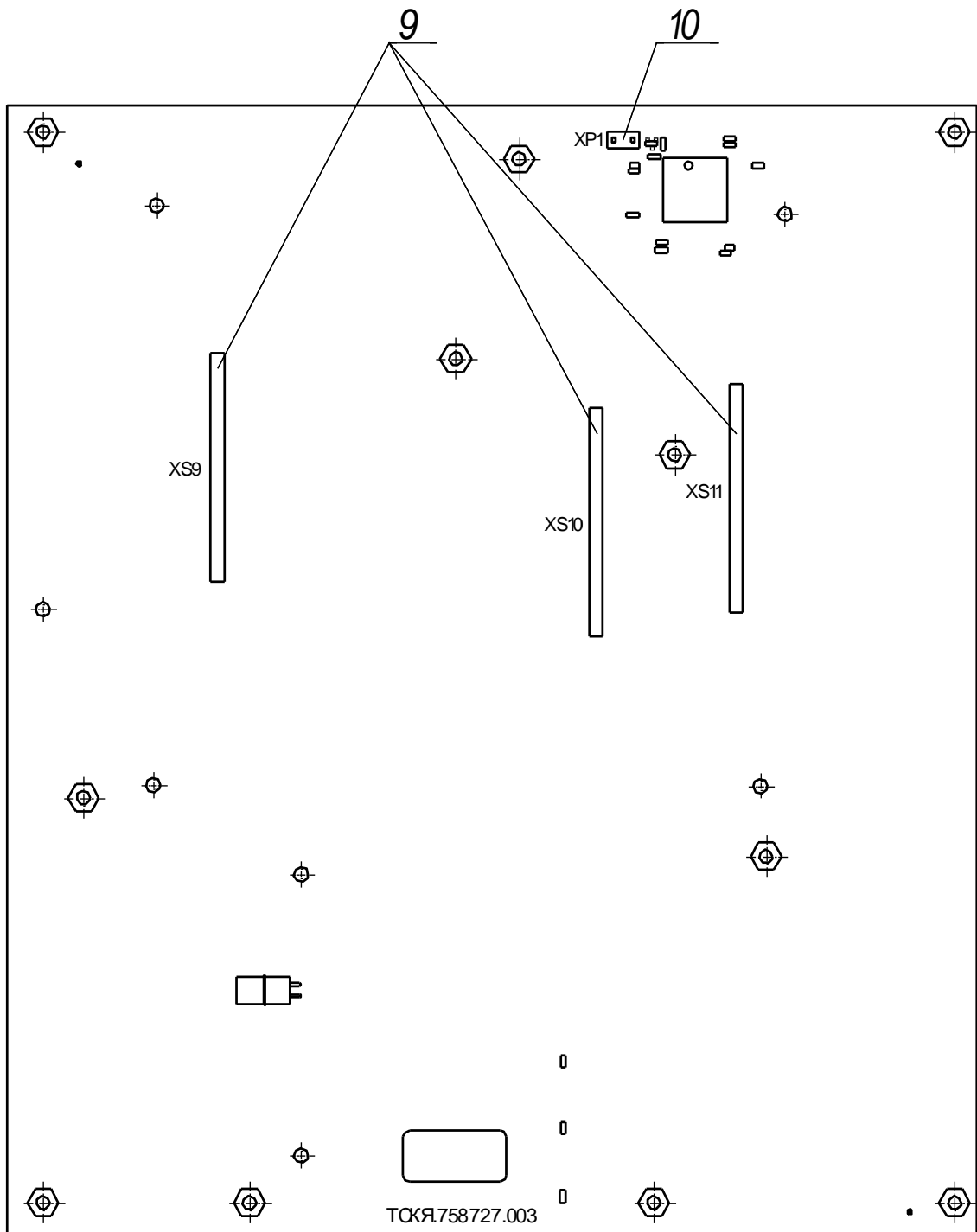


Рисунок 5 - Расположение разъема для установки перемычек и элементов коммутации на модуле отладочном (вид снизу)

Таблица 2

Обозначение	Описание	Позиция	Рисунок
SB1-SB16	Кнопки клавиатуры	6	4
VD1	Светодиодная индикация подачи питания	2	4
XP1	Разъемы для установки конфигурационных перемычек	10	5
XP2		4	4
XS1.1, XS1.2	Разъемы для работы с интерфейсами RS-232/422, ГОСТ Р 52070-2003 (МКИО), ГОСТ 18977-79 (ARINC)	1	4
XS2.1, XS2.2	Разъемы для работы с интерфейсами ГОСТ Р 52070-2003 (МКИО), ГОСТ 18977-79 (ARINC)	3	4
XS3.1, XS3.2	Разъемы для подключения модуля дисплея	7	4
XS4 – XS7	Разъемы для подключения модуля памяти	8	4
XS7, XS8	Разъемы для подключения модуля камеры	5	4
XS9 – XS11	Разъемы для подключения модуля процессора	9	5

Конфигурационная перемычка (джампер), установленная на разъеме XP1, предназначена для подключения модулей видеокамеры или МКИО. Если перемычка установлена, то подключается модуль камеры (разъемы XS7, XS8), если перемычка не установлена, то подключается модуль МКИО (разъемы XS1.1, XS1.2, XS2.1, XS2.2).

Конфигурационная перемычка, установленная на разъеме XP2, предназначена для подключения разъема МКИО или контроллера NAND flash микросхемы D4, расположенной на модуле процессора. Если перемычка установлена, то подключается контроллер NAND flash, если перемычка не установлена, то подключается разъем МКИО (разъемы XS1.1, XS1.2, XS2.1, XS2.2).

7.2 Элементы управления и коммутации, установленные на модуле процессора, показаны на рисунках 6 и 7, их описание содержится в таблице 3.

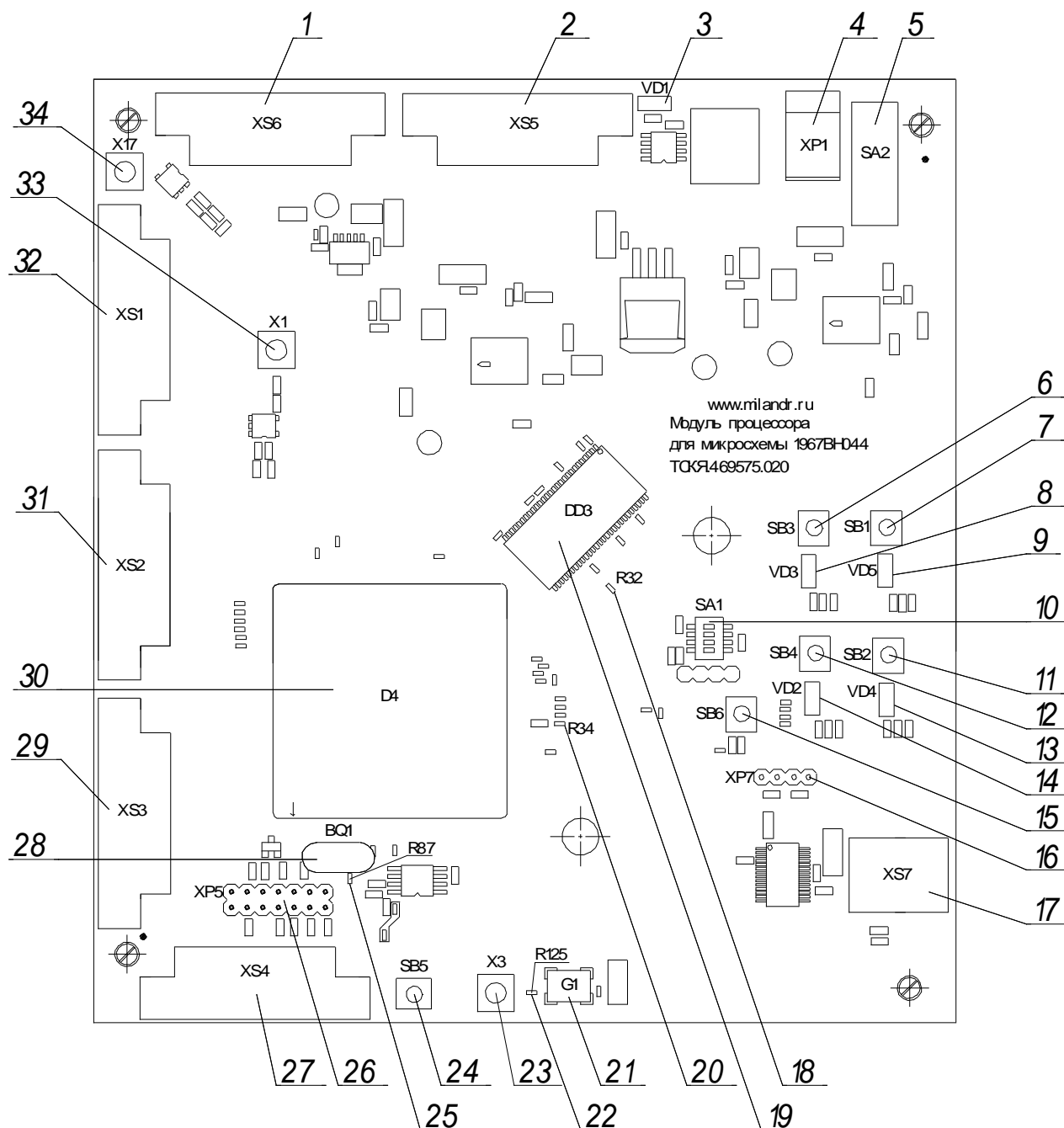


Рисунок 6 - Расположение элементов управления и коммутации на модуле процессора (вид сверху)

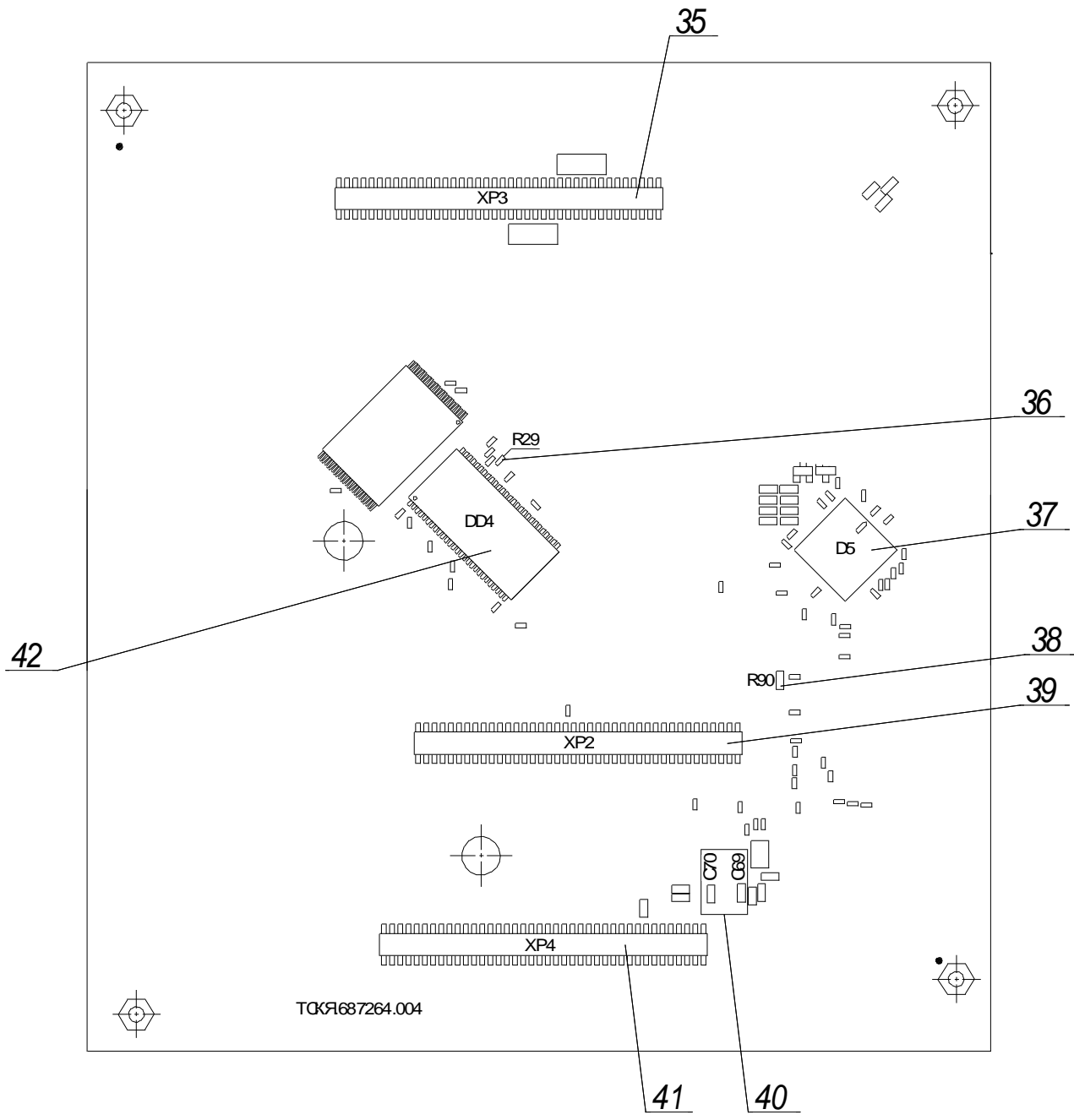


Рисунок 7 - Расположение элементов управления и коммутации на модуле процессора (вид снизу)

Таблица 3

Обозначение	Описание	Позиция	Рисунок
BQ1	Кварцевый резонатор	28	6
C69, C70	Конденсаторы 0603 15 пФ 25 В ± 10 %	40	7
D4	Микросхема K1967BH044K	30	6
D5	Микросхема K5101HB015K	37	7
DD3	Микросхемы памяти	19	6
DD4	MT48LC16M16A2TG-75 IT:D TR	42	7
G1	Кварцевый генератор	21	6
VD1	Светодиодная индикация подачи питания	3	6
VD2	Светодиодная индикация сигнала flag0 микросхемы	14	6
VD3	Светодиодная индикация сигнала flag1 микросхемы	8	6
VD4	Светодиодная индикация сигнала flag2 микросхемы	13	6
VD5	Светодиодная индикация сигнала flag3 микросхемы	9	6
R29	Резисторы 0402 0 Ом ± 5 %	36	7
R32		18	6
R34		20	6
R87		25	6
R90	Резистор 0603 1 кОм ± 5 %	38	7
R125	Резистор 0402 0 Ом ± 5 %	22	6
SA1	Переключатель выбора режимов загрузки	10	6
SA2	Переключатель питания изделия	5	6
SB1	Кнопка управления сигналом flag3 микросхемы	7	6
SB2	Кнопка управления сигналом flag2 микросхемы	11	6

Продолжение таблицы 3

Обозначение	Описание	Позиция	Рисунок
SB3	Кнопка управления сигналом flag1 микросхемы	6	6
SB4	Кнопка управления сигналом flag0 микросхемы	12	6
SB5	Кнопка RESET	24	6
SB6	Кнопка управления сигналом IRQ0	15	6
X1	Разъем подачи сигнала тактирования на микросхему 5101HB015	33	6
X3	Разъем подачи сигнала внешнего тактирования	23	6
X17	Разъем подачи сигнала на микросхему 5101HB015	34	6
XP1	Разъем подключения блока питания	4	6
XP2	Разъемы подключения модуля отладочного	39	7
XP3		35	7
XP4		41	7
XP5	Разъем подключения JTAG адаптера	26	6
XP7	Разъем подачи сигналов I2C контроллера микросхемы	16	6
XS1	Разъемы соединения LINK приемопередатчиков	32	6
XS2		31	6
XS3		29	6
XS4		27	6
XS5		2	6
XS6		1	6
XS7	Разъем подключения по интерфейсу USB	17	6

7.3 Эксплуатация изделия

7.3.1 Включение изделия

Проверить соединение модуля отладочного и модуля процессора. Подключить к разъему XP1 модуля процессора блок питания из состава комплекта, установить переключатель SA2 в положение «ON». Индикаторы VD1, расположенные на модуле отладочном и модуле процессора, должны загореться. Изделие включено.

7.3.2 Настройка режима тактирования

7.3.2.1 Тактирование микросхемы D4 от внутреннего кварцевого резонатора BQ1 модуля процессора возможно при наличии резистора R90 (см. рисунок 7) и отсутствии генератора G1, резистора R87 (см. рисунок 6).

Этот вариант реализован в базовой поставке изделия.

7.3.2.2 Тактирование микросхемы D4 от внутреннего кварцевого генератора G1 модуля процессора возможно при наличии резисторов R125, R87 (см. рисунок 6) и отсутствии резистора R90 (см. рисунок 7), резонатора BQ1 (см. рисунок 6) и нагрузочных конденсаторов C69, C70 (см. рисунок 7).

7.3.2.3 Тактирование микросхемы D4 от внешнего генератора, подключенного к разъему X3 модуля процессора, возможно при наличии резистора R87 (см. рисунок 6) и отсутствии резистора R125 (см. рисунок 6), резонатора BQ1 (см. рисунок 6) и нагрузочных конденсаторов C69, C70 (см. рисунок 7).

7.3.3 Выбор режима загрузки

Переключатель SA1 модуля процессора предназначен для подключения сигналов BOOT_0, BOOT_1, BOOT_2 к GND (см. рисунок 8 и таблицу 4). Маркировка «0» и «1» соответствует логическому состоянию на портах PC[6:4] микросхемы K1967BH044K.

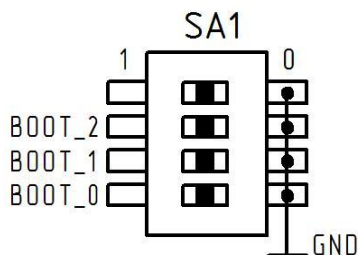


Рисунок 8 – Переключатель SA1 модуля процессора

Таблица 4

Наименование режима	Положение переключателя SA1			Режим загрузки микросхемы
	BOOT_2	BOOT_1	BOOT_0	
IRQ_LEVEL_BUS16	0	0	0	Старт загрузки по адресам, выбираемым одним из входов nIRQ. Срабатывание по уровню. 16-ти разрядная внешняя шина. nIRQ[0] → 0x30000000 (MS0) nIRQ[1] → 0x38000000 (MS1) nIRQ[3] → 0x00000000 (internal memory)
IRQ_LEVEL_BUS32	0	0	1	Старт загрузки по адресам, выбираемым одним из входов nIRQ. Срабатывание по уровню. 32-х разрядная внешняя шина. Адреса аналогичны варианту загрузки IRQ_LEVEL_BUS16
PARALLEL_ROM	0	1	0	Старт из параллельной 8-ми разрядной FLASH-памяти (аналогично микросхеме TS201 Analog Devices)
SERIAL_ROM	0	1	1	Старт из последовательной SPI FLASH-памяти (выборка по сигналу CS0)
NAND_FLASH	1	0	0	Загрузка из NAND FLASH-памяти
LINK_1BIT	1	0	1	Загрузка через LINK-порты (любой) в 1-битовом режиме
NAND_FLASH_ALT	1	1	0	Загрузка из NAND FLASH-памяти

7.3.4 Использование SDRAM и NAND FLASH-памяти

7.3.4.1 На модуле процессора установлена SDRAM память, которая для модуля EBIU (External Bus Interface Unit) микросхемы в режиме 16 бит видна объемом в 32 Мбайта (работает микросхема DD3, микросхема DD4 отключена от EBIU) по $adr = 0x40000000$, в области $data[31:16]$ подключена NAND FLASH-память объемом 1 Гбайт. Для данного режима работы необходимо наличие резисторов R34 (см. рисунок 6), R29 (см. рисунок 7) и отсутствие резистора R32 (см. рисунок 6).

Этот режим реализован по умолчанию.

7.3.4.2 На модуле процессора установлена SDRAM память, которая для модуля EBIU микросхемы в режиме 32 бита видна объемом в 64 Мбайта (работают микросхемы DD3, DD4) по $adr = 0x40000000$, NAND FLASH-память отключена. Для данного режима работы необходимо наличие резисторов R34 и R32 (см. рисунок 6) и отсутствие резистора R29 (см. рисунок 7).

Для безошибочного доступа к памяти на чтение/запись рекомендуется программировать модуль EBIU микросхемы с частотой тактирования 25 МГц. Для экспериментальных целей, разрешается увеличить режим тактирования до 80 МГц, при этом следует проверять память в необходимых режимах работы программного обеспечения.

7.3.5 На модуле процессора установлена микросхема D5 для получения отсчетов сигнала, подключенного к разъему X17. В качестве опорного генератора микросхемы используется сигнал, поданный к разъему X1.

7.3.6 С помощью кабеля, подключенного к разъему XS7, микросхема D4 через интерфейс UART получает возможность соединения с компьютером по интерфейсу USB.

7.3.7 Подключение инструментария отладки программ

К разъему XP5 модуля процессора подключить отладчик из инструментария «LYNX», или отладчик из инструментария «Analog Devices». Необходимо запустить среду разработки из инструментария Visual DSP 5 или из инструментария «LYNX».

Отладчик и среда разработки не входят в комплект поставки.

7.3.8 Подключение к LINK-портам

Для подключения к разъемам XS1-XS6 модуля процессора необходимо использовать кабель DVI VDV6300 из состава комплекта. Разъемы XS1, XS2, XS5, XS6 являются выходами передатчиков, разъемы XS3, XS4 – входами приемников.

7.3.9 Подключение внешних схем к изделию

Для подключения дополнительных модулей используются разъемы XS1.1, XS1.2, XS2.1, XS2.2, XS3.1, XS3.2 модуля отладочного.

Назначение цепи в схеме модуля отладочного определяется в соответствии с выполняемой функцией вывода процессора.

7.3.10 Дополнительные модули

Для расширения возможностей изделия предусмотрены дополнительные модули (поставляются отдельно).

7.3.10.1 Модуль памяти реализует функции расширения. Модуль памяти показан на рисунке 9.

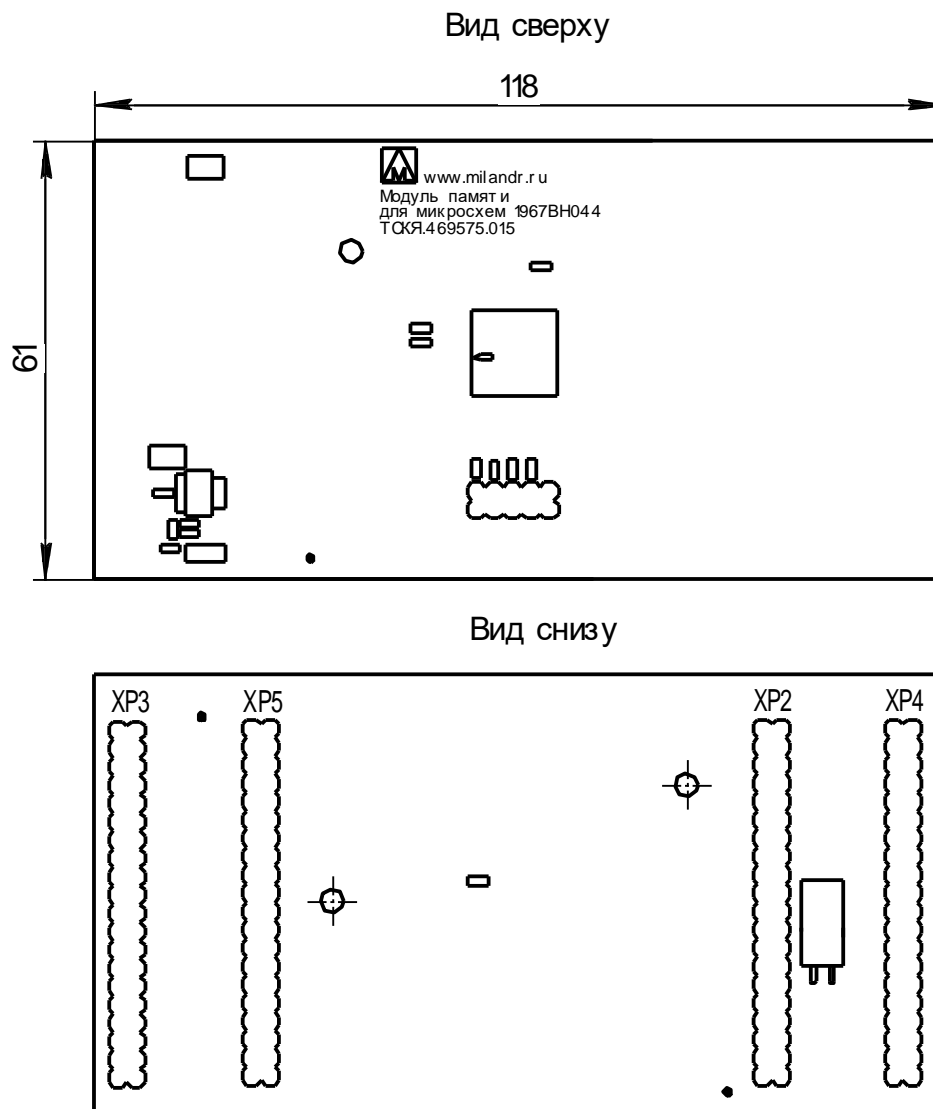


Рисунок 9 – Модуль памяти

Подключение модуля памяти к изделию:

- подключать модуль памяти следует при выключенном питании изделия;
- установить джампер на разъем XP1 модуля отладочного (см. рисунок 5);
- подключить разъемы XP2-XP5 модуля памяти (см. рисунок 9) к разъемам XS4-XS7 модуля отладочного (см. рисунок 4);
- подать питание на изделие.

7.3.10.2 Модуль камеры реализует функции камеры, микрофона и наушников. Модуль камеры показан на рисунке 10.

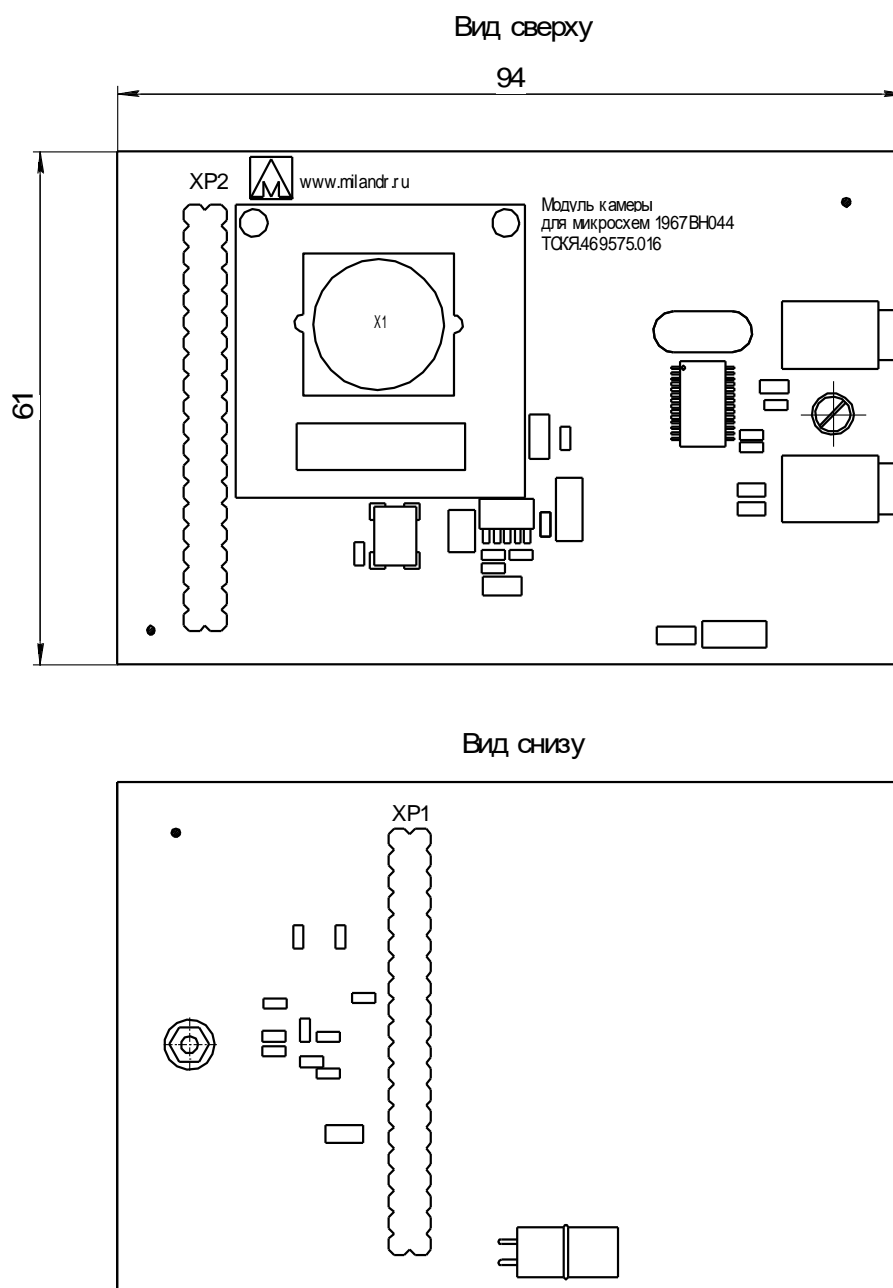


Рисунок 10 – Модуль камеры

Подключение модуля камеры к изделию:

- подключать модуль камеры следует при выключенном питании изделия;
- установить джампер на разъем XP2 модуля отладочного (см. рисунок 4);
- подключить разъем XP1 модуля камеры (см. рисунок 10) к разъемам XS7, XS8 модуля отладочного (см. рисунок 4);
- подать питание на изделие.

7.3.10.3 При одновременной установке на изделие модуля памяти и модуля камеры необходимо на разъемы ХР1, ХР3, ХР4 модуля памяти установить розетки М22-6152005 из состава комплекта модуля памяти как показано на рисунке 11. Затем модуль памяти состыковать с модулем камеры как показано на рисунке 12.

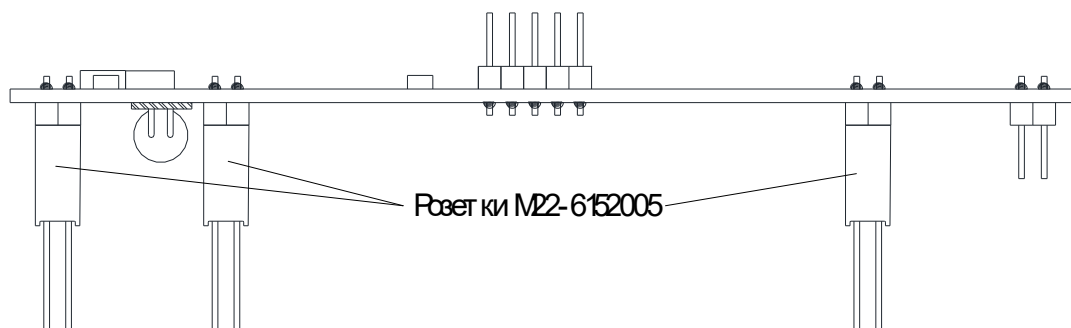


Рисунок 11 – Установка розеток М22-6152005 на модуль памяти

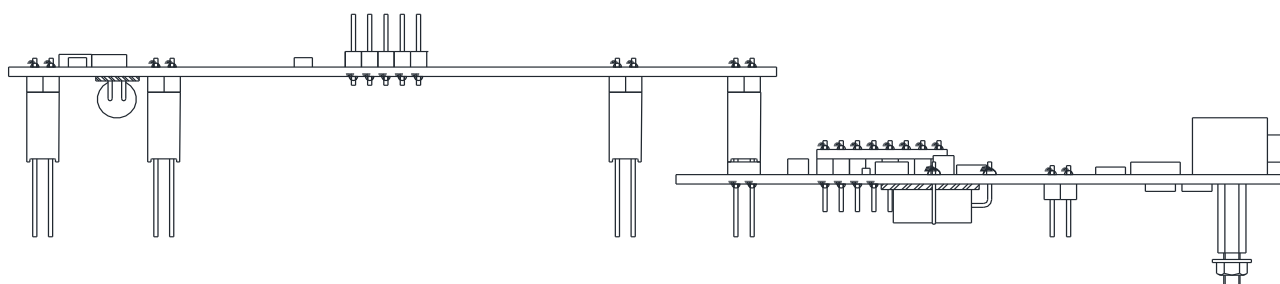


Рисунок 12 – Подключение модуля памяти и модуля камеры

7.3.10.4 Модуль дисплея реализует функции дисплея на изделии.
Модуль дисплея показан на рисунке 13.

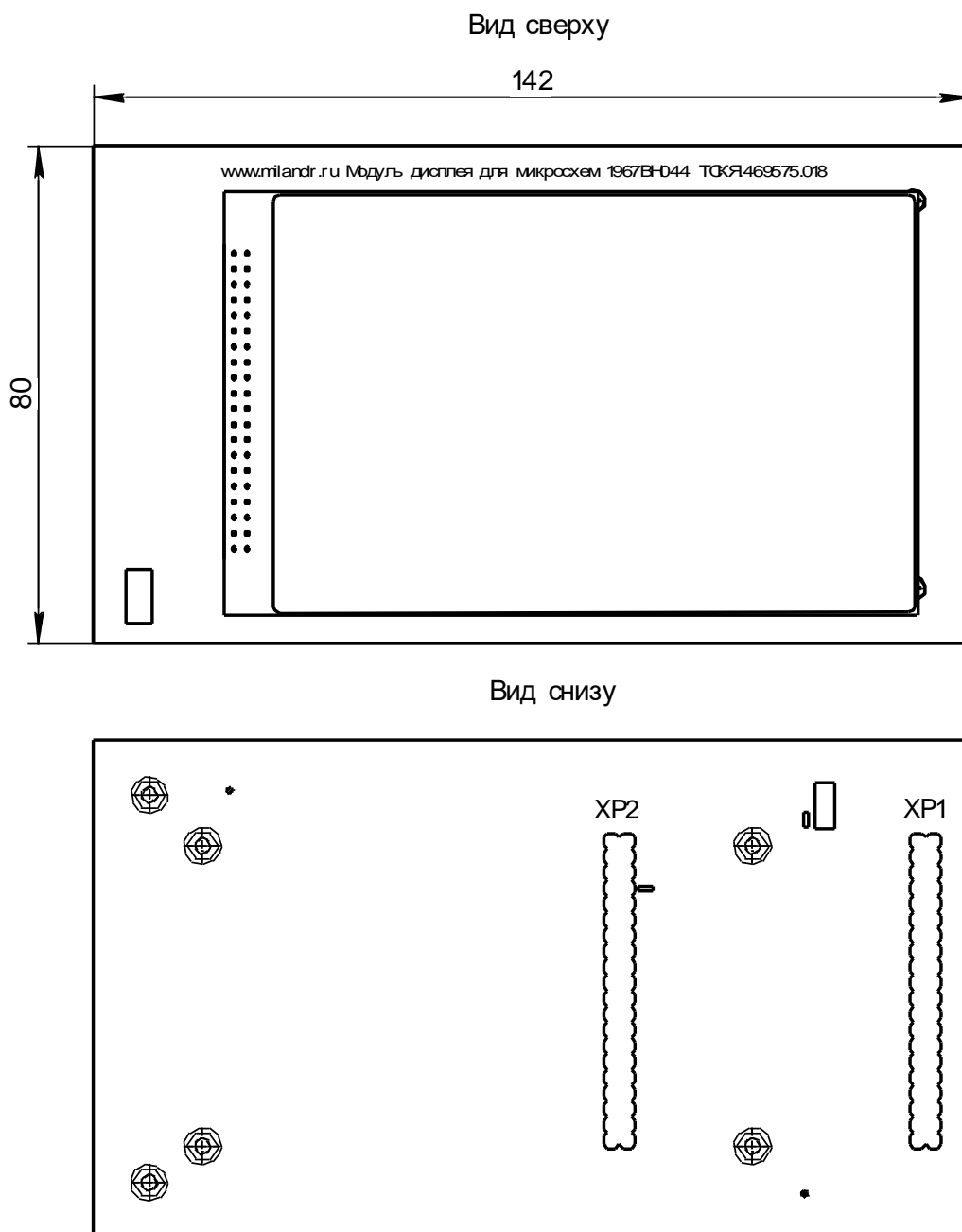


Рисунок 13 – Модуль дисплея

Подключение модуля дисплея к изделию:

- подключать модуль дисплея следует при выключенном питании изделия;
- подключить разъемы XP1, XP2 модуля дисплея (см. рисунок 13) к разъемам XS3.1 и XS3.2 модуля отладочного (см. рисунок 4);
- подать питание на изделие.

7.4 Подготовка к работе изделия

Для начала работы подключить к разъему XP1 модуля процессора блок питания из состава комплекта, сконфигурировать переключатель SA1 для выбора требуемого режима запуска микросхемы (см. таблицу 4). Включить питание изделия с помощью переключателя SA2 модуля процессора, установив в положение «ON».

Подключить средства программирования и отладки. Далее можно приступать к работе.

