

**Демонстрационно-отладочная плата EB\_1901VC1F.  
Техническое описание.**

**1. Общие положения.**

1.1. Демонстрационно-отладочная плата EB\_1901VC1F (далее 1901EvBrd) предназначена для:

- демонстрации функционирования оценки и производительности микроконтроллера 1901ВЦ1Ф и его основных периферийных модулей;
- демонстрации функционирования интерфейсной микросхемы (интерфейс RS-232);
- демонстрации работоспособности микроконтроллера при отклонении напряжения питания от номинального (2 ... 3.85 В);
- демонстрации работы микроконтроллера с памятью Flash-типа 1636PP1У
- демонстрации взаимодействия микроконтроллера с SD носителями;
- отладки собственных проектов с применением установленных на плате блоков, а также с использованием дополнительных мезонинных модулей;
- программирования микросхемы памяти 1636PP1У.
- программирования памяти программ микроконтроллеров 1901ВЦ1Ф.

1.2. Для демонстрации функционирования, 1901EvBrd подключается к:

- к COM порту персонального компьютера;
- к USB порту персонального компьютера;
- к COM (RS-232) интерфейсу дополнительного внешнего устройства, например, аналогичной демонстрационно-отладочной плате 1901EvBrd;
- к источнику питания +5 В;
- к источнику питания +3,3 В;
- к микрофону;
- к наушникам.

1.3. Для программирования памяти программ микроконтроллеров 1901ВЦ1Ф применяется внешний внутрисхемный программатор ULINK2 (Keil) или JEM-ARM-V2(Phyton).

Для программирования Flash памяти применяется внутрисхемный USB-программатор для микросхем Flash-памяти серии 1636PP. Для управления программатором может быть использована программа ProgFLASH.

1.4. Питание 1901EvBrd осуществляется от адаптера постоянного тока напряжением +5 В, от внешнего источника питания +3,3 В или от шины USB.

1.5. Комплектация:

- печатная плата EB\_1901VC1F;
- образец микроконтроллера 1901ВЦ1Ф;
- нуль-модемный кабель для COM (RS232) интерфейса;
- кабель USB/USB;
- блок питания для отладочной платы
- диск с программным обеспечением, документацией, схемотехническими файлами и исходными кодами программ.

## 2. Состав платы.

2.1. Внешний вид демонстрационно-отладочной платы приведен на рисунке 1.

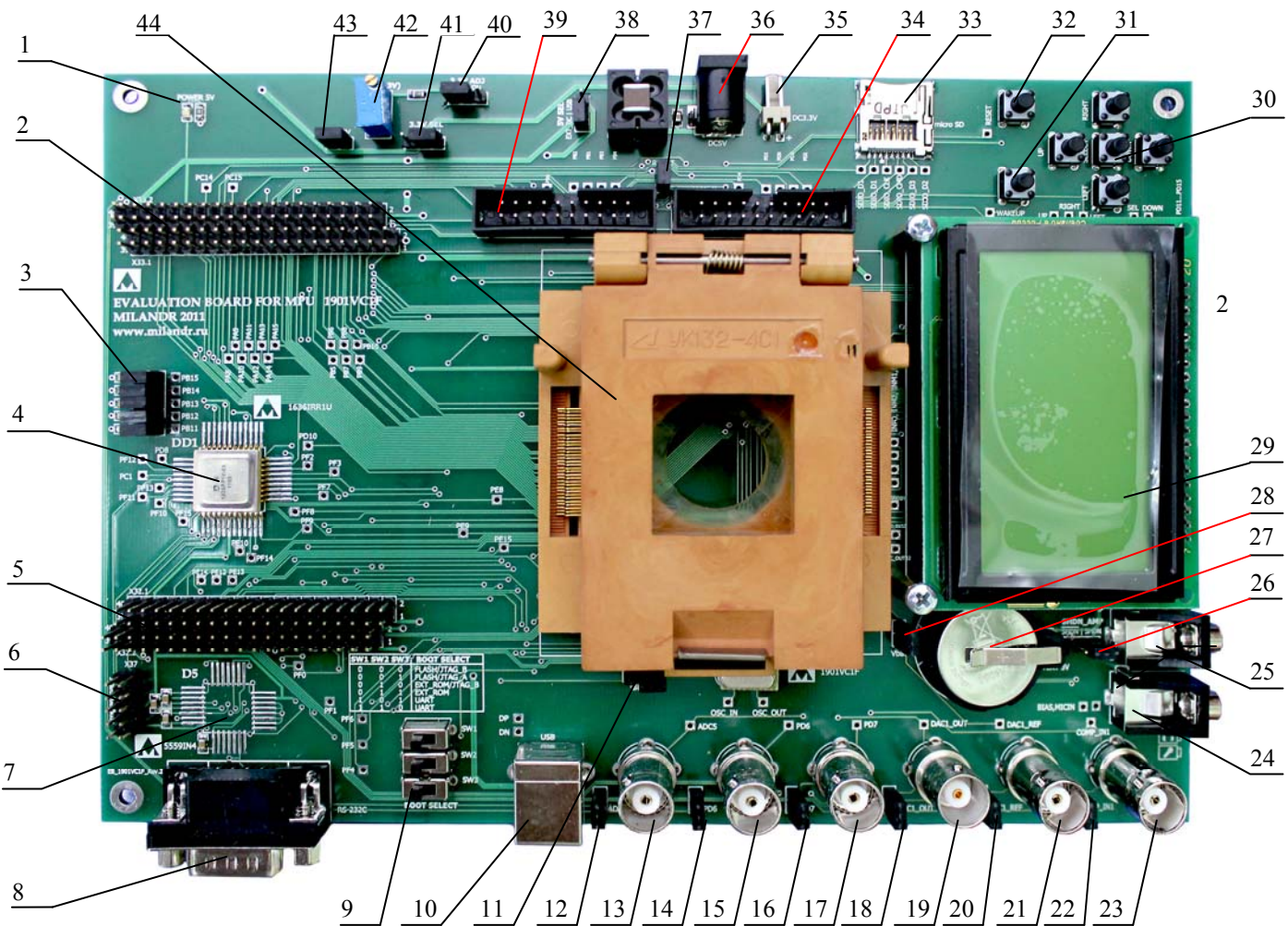


Рисунок 1 – Внешний вид демонстрационно-отладочной платы EB\_1901VC1F

2.2. Состав и назначение компонентов платы 1901EvBrd.

Установленные на плату компоненты указаны в таблице 1.

Таблица 1

№ на рис.1	Описание
1	Индикатор включения
2	Разъем внешней системной шины
3	Набор светодиодов на порте В
4	Микросхема постоянного запоминающего устройства Flash-типа 1636PP1У
5	Разъем внешней системной шины
6	Разъем программирования микросхемы памяти 1636PP1У
7	Приемо-передатчик RS-232 5559ИН4 (или ADM3232 с нижней стороны платы)
8	Разъем RS-232
9	Переключатели выбора режима загрузки
10	Разъем USB-B
11	Джампер режима SHUTDOWN микроконтроллера
12	Джампер для передачи сигнала на разъем внешней системной шины

13	Разъем BNC внешнего сигнала на 5-м канале АЦП
14	Джампер для передачи сигнала на разъем внешней системной шины
15	Разъем BNC внешнего сигнала на 6-м канале АЦП
16	Джампер для передачи сигнала на разъем внешней системной шины
17	Разъем BNC внешнего сигнала на 7-м канале АЦП
18	Джампер для передачи сигнала на разъем внешней системной шины
19	Разъем BNC внешнего сигнала на DAC1_OUT
20	Джампер для передачи сигнала на разъем внешней системной шины
21	Разъем BNC внешнего сигнала на DAC1_REF
22	Джампер для передачи сигнала на разъем внешней системной шины
23	Разъем BNC внешнего сигнала на 1-м входе компаратора
24	Разъем Jack 3.5мм вход для микрофона
25	Разъем Jack 3.5мм аудио выход через звуковой усилитель
26	Джампер режима SHUTDOWN для микросхемы УНЧ
27	Батарея 3.0 В
28	Джампер отключения батареи
29	ЖК индикатор 128x64
30	Кнопки UP, DOWN, LEFT, RIGHT, SELECT
31	Кнопка WAKEUP
32	Кнопка RESET
33	Разъем карты памяти microSD
34	Разъем отладки JTAG-B
35	Разъем питания +3.3 В
36	Разъем питания +5 В
37	Джампер режима RESET для JTAG
38	Джампер переключения источников питания +5 В
39	Разъем отладки JTAG-A
40	Джампер переключения режимов управления напряжением питания +3.3 В
41	Джампер переключения источников питания +3.3 В
42	Резистор изменение напряжения питания по цепи +3.3 В
43	Джампер выбора источника питания по цепи +1.8 В
44	Контактирующее устройство для микроконтроллера 1901ВЦ1Ф. Микроконтроллер должен быть установлен в спутник-держатель.

Подключение сигналов системной шины к разъемам X32, X33 показано в таблице 2.

Таблица 2

Вывод	№	Назначение вывода	Подключение к разъему					Дополнительно
			X32.1	X32.2	X33.1	X33.2	Наличие контрольной точки	
<b>Порт А</b>								
PA0	132	DATA0/SDIO_CLK/TMR1_CH1			38		+	
PA1	131	DATA1/SDIO_CMD/TMR1_CH1n			35		+	
PA2	130	DATA2/SDIO_DATA0/TMR1_CH2			36		+	
PA3	129	DATA3/SDIO_DATA1/TMR1_CH2n			31		+	
PA4	128	DATA4/SDIO_DATA2/TMR1_CH3			32		+	
PA5	127	DATA5/SDIO_DATA3/TMR1_CH3n			29		+	
PA6	126	DATA6/UART1_RXD/TMR1_CH4			30		+	
PA7	125	DATA7/UART1_TXD/TMR1_CH4n			27		+	
PA8	124	DATA8/SSP2_CLK/BSP1_RTCLK			28		+	
PA9	123	DATA9/SSP2_FSS/BSP1_RTFR			25		+	

# Демонстрационно-отладочная плата EB\_1901VC1F

PA10	122	DATA10/SSP2_TXD/BSP1_TX			26		+	
PA11	121	DATA11/SSP2_RXD/BSP1_RX			23		+	
PA12	120	DATA12/SSP1_RXD/TMR1_ETR			24		+	
PA13	119	DATA13/SSP1_TXD/TMR1_BLK			21		+	
PA14	118	DATA14/SSP1_CLK/TMR2_CH1			22		+	
PA15	117	DATA15/SSP1_FSS/EXT_INT1			19		+	
<b>Порт B</b>								
PB0/JA_TDO	115	DATA16/UART2_TXD/TMR2_CH1n			20		+	X17:13
PB1/JA_TMS	114	DATA17/TMR1_ETR/TMR2_CH2			17		+	X17:7
PB2/JA_TCK	113	DATA18/TMR1_BLK/TMR2_CH2n			18		+	X17:9
PB3/JA_TDI	112	DATA19/UART2_RXD/TMR2_CH3			15		+	X17:5
PB4/JA_TRST	111	DATA20/TMR1_CH1/TMR2_CH3n			16	21	+	X17:3
PB5	110	DATA21/SSP3_TXD/BSP1_TX			13		+	
PB6	109	DATA22/SSP3_FSS/BSP1_TFR			14		+	
PB7	108	DATA23/SSP3_RXD/BSP1_RX			11		+	
PB8	107	DATA24/SSP3_CLK/BSP1_TCLK			12		+	
PB9	106	DATA25/TMR1_CH1n/TMR2_ETR			9		+	
PB10	105	DATA26/TMR1_CH2/TMR2_BLK			10		+	
PB11	101	DATA27/TMR1_CH2n/EXT_INT2			7		+	
PB12	100	DATA28/SSP2_CLK/BSP1_RCLK			8		+	
PB13	99	DATA29/SSP2_FSS/BSP1_RFR			6		+	
PB14	98	DATA30/SSP2_TXD/BSP1_TX			4		+	
PB15	97	DATA31/SSP2_RXD/BSP1_RX			3		+	
<b>Порт C</b>								
PC0	96	COMPOUT/SSP4_FSS/SDIO_CLK				10	+	
PC1	95	OE/UART1_TXD/SDIO_CMD				11	+	
PC2	94	WE/UART1_RXD/SDIO_DATA0				12	+	
PC3	93	BE0/SSP4_RXD/SDIO_DATA1				5	+	
PC4	92	BE1/SSP4_TXD/SDIO_DATA2				6	+	
PC5	91	BE2/SSP4_CLK/SDIO_DATA3				7	+	
PC6	90	BE3/TMR1_CH3/UART2_TXD				8	+	
PC7	89	CLOCK/TMR1_CH3n/UART2_RXD				9	+	
PC8	88	SDIO_CLK/SSP3_TXD/BSP2_TX				25	+	X24:5
PC9	87	SDIO_CMD/SSP3_FSS/BSP2_RTFR				27	+	X24:3
PC10	86	SDIO_DATA0/SSP3_RXD/BSP2_RX				30	+	X24:7
PC11	85	SDIO_DATA1/SSP3_CLK/BSP2_RTCLK				29	+	X24:8
PC12	84	SDIO_DATA2/SSP4_FSS/BSP3_RTFR				23	+	X24:1
PC13	83	SDIO_DATA3/SSP4_CLK/BSP3_RTCLK				26	+	X24:2
PC14	82	I2C1_SCK/SSP4_TXD/BSP3_TX				28	+	
PC15	81	I2C_SDA/SSP4_RXD/BSP3_RX				24	+	
<b>Порт D</b>								
PD0/JB_TMS	67	ADC0_REF+/TMR1_BLK/I2C1_SCK/BSP3_RX				17	+	X23:7
PD1/JB_TCK	68	ADC1_REF-/TMR1_ETR/I2C1_SDA/BSP3_TX				22	+	X23:9
PD2/JB_TRST	73	ADC2/BUSY1/SSP1_TXD/BSP2_TX				13	+	X23:3
PD3/JB_TDI	74	ADC3/TMR1_CH1/SSP1_FSS/BSP2_TFR				15	+	X23:5
PD4/JB_TDO	72	ADC4/TMR1_CH1n/SSP1_RXD/BSP2_RX				18	+	X23:13
PD5	75	ADC5/CLE/SSP1_CLK/BSP2_TCKL				16		
PD6	76	ADC6/ALE/TMR1_CH4/BSP3_TCLK				14		
PD7	71	ADC7/TMR1_CH2/UART3_TXD/BSP3_TFR		5				
PD8	70	ADC8/TMR1_CH2n/UART3_RXD/BSP3_TX		6			+	
PD9	77	ADC9/TMR1_CH3/TMR1_CH4n/BSP3_RFR		9				
PD10	69	ADC10/TMR1_CH3n/TMR1_BLK/BSP3_RX	29				+	
PD11	66	ADC11/TMR1_CH4/TMR1_ETR/BSP3_RCLK	30				+	
PD12	65	ADC12/TMR1_CH4n/SSP2_FSS/BSP2_RFR	31				+	
PD13	64	ADC13/UART3_TXD/SSP2_RXD/BSP2_RX	32				+	
PD14	63	ADC14/UART3_RXD/SSP2_CLK/BSP2_RCKL	34				+	
PD15	62	ADC15/EXT_INT1/SSP2_TXD/BSP2_TX		10			+	
<b>Порт E</b>								
PE0	59	DAC1_OUT/ADDR16/SSP4_FSS/BSP1_RTFR	21					
PE1	58	DAC1_REF/ADDR17/SSP4_CLK/BSP1_RTCLK	22					
PE2	51	COMP_IN1/ADDR18/SSP4_TXD/BSP1_TX	23					
PE3	50	COMP_IN2/ADDR19/SSP4_RXD/BSP1_RX	24					
PE4	53	COMP_REF+/ADDR20/SSP2_TXD/UART1_TXD		24			+	
PE5	52	COMP_REF/ADDR21/SSP2_FSS/UART1_RXD		23			+	
PE6	34	OSC_IN32/ADDR22/SSP2_RXD/EXT_INT3					+	
PE7	35	OSC_OUT32/ADDR23/SSP2_CLK/TMR2_CH4					+	
PE8	49	COMP_IN3/ADDR24/TMR2_CH4/TMR2_CH4n					+	
PE9	57	DAC2_OUT/ADDR25/TMR2_CH4n/TMR3_CH1					+	
PE10	56	DAC2_REF/ADDR26/UART2_TXD/TMR3_ETR					+	
PE11	23	ADDR27/UART2_RXD/TMR3_CH4		21			+	
PE12	22	ADDR28/SSP1_RXD/BSP2_RTFR	25				+	
PE13	21	ADDR29/SSP1_TXD/BSP2_RTCLK	26				+	
PE14	48	ADDR30/SSP1_CLK/BSP2_TX	27				+	
PE15	20	ADDR31/SSP1_FSS/BSP2_RX	28				+	

# Демонстрационно-отладочная плата EB\_1901VC1F

Порт F								
PF0	4	ADDR0/UART3_RXD/TMR3_CH1n			13			+
PF1	5	ADDR1/UART3_TXD/TMR3_CH2			14			+
PF2	6	ADDR2/SSP4_RXD/BSP3_RX			5			+
PF3	7	ADDR3/SSP4_TXD/BSP3_TX			6			+
PF4/MODE[0]	8	ADDR4/SSP4_CLK/BSP3_TCKL			7			+
PF5/MODE[1]	9	ADDR5/SSP4_FSS/BSP3_TFR			8			+
PF6/MODE[2]	10	ADDR6/TMR2_CH1/TMR3_CH2n			9			+
PF7	11	ADDR7/TMR2_CH1n/TMR3_CH3			10			+
PF8	12	ADDR8/TMR2_CH2/TMR3_CH3n			11			+
PF9	13	ADDR9/TMR2_CH2n/TMR3_CH4			12			+
PF10	14	ADDR10/TMR2_CH3/TMR3_CH4n			13			+
PF11	15	ADDR11/TMR2_CH3n/EXT_INT4			14			+
PF12	16	ADDR12/SSP3_TXD/BSP3_TX			15			+
PF13	17	ADDR13/SSP3_FSS/BSP3_RFR			16			+
PF14	18	ADDR14/SSP3_RXD/BSP3_RX			19			+
PF15	19	ADDR15/SSP3_CLK/BSP3_RCKL			20			+
Аудио интерфейс								
MICIN	47							+
INP2	45							+
INM2	46							+
INP1	43							+
INM1	44							+
OUTP1	38							+
OUTM1	39							+
BIAS	40							+
Системное управление								
RESET	25	Сигнал внешнего сброса				21		+
WAKEUP	36	Сигнал внешнего выхода из режима Standby						+
STANDBY	37	Флаг режима Standby						
OSC_IN	32	Вход генератора HSE						+
OSC_OUT	33	Выход генератора HSE						+
USB интерфейс								
DP	27	Шина USB D+						+
DN	28	Шина USB D-						+
Питание								
Ucc	3,31, 78, 102	Питание 2,0...3,6	4	11, 18		3		
AUcc	61	Аналоговое питание АЦП и ЦАП 2,4...3,6В (должно совпадать с Ucc)						
AUcc1	54	Аналоговое питание PLL, COMP 2,4...3,6В (должно совпадать с Ucc)						
AuUcc	41	Питание аудиокодека 3,0...3,6В						
BUcc	26	Батарейное питание 1,8...3,6В						
GND	2,30, 79, 103		2, 17, 39	3, 8, 15, 16, 22, 33, 34	1, 37, 39, 40	1, 2, 19, 20, 39, 40		
AGND	60							
AGND1	55							
AuGND	42							
Выводы для тестирования и исследования								
DUcc	1,29, 80, 104							
BDUcc	-							
EXT_POR	-							
SHDN	24							
DPR	-							
DPN	-							
JTAG_EN	-							
VPP	-							
TM2	-							
TM1	-							
TM0	-							

2.3. Назначение установленных на плате конфигурационных переключателей:

- +1.8 V – включение/выключение источника питания +1.8 В;
- ADJ(3.3V) – регулирование напряжения +3.3 В в пределах от 2 до 3,85 В (при внутреннем источнике питания);
- 3.3V SEL – выбор источника питания +3.3 В для платы между внешним и внутренним источником питания;
- 3.3V ADJ – выбор значения напряжения питания цепи +3.3 В между регулируемым и постоянным;
- 5V SEL – выбор источника питания +5 В для платы между разъемом USB и внешним источником питания;
- RESET – включение/выключение RESET через JTAG;
- SHDN\_AMP – включение/выключение УНЧ;
- SHDN – включение/выключение режима SHUTDOWN микроконтроллера;
- ADC5 – передача одноименного сигнала на разъем внешней системной шины;
- PD6 – передача одноименного сигнала на разъем внешней системной шины;
- PD7 – передача одноименного сигнала на разъем внешней системной шины;
- DAC1\_OUT – передача одноименного сигнала на разъем внешней системной шины;
- DAC1\_REF – передача одноименного сигнала на разъем внешней системной шины;
- COMP\_IN1 – передача одноименного сигнала на разъем внешней системной шины;

2.4. Назначение установленных на плате переключателей и клавиш:

- SW1, SW2, SW3 – переключатели выбора режима работы.

Положение переключателей			Режим	Стартовый адрес/ таблица векторов прерываний	Описание
SW1	SW2	SW3			
0	0	0	Микроконтроллер в режиме отладки	0x0800_0000	Процессор начинает выполнять программу из внутренней FLASH памяти программ. При этом разрешается работа отладочного интерфейса JTAG_B.
0	0	1	Микроконтроллер в режиме отладки	0x0800_0000	Процессор начинает выполнять программу из внутренней FLASH памяти программ. При этом разрешается работа отладочного интерфейса JTAG_A.
0	1	0	Микропроцессор в режиме отладки	0x1000_0000	Процессор конфигурирует внешнюю системную шину в режим работы ROM с Wait_States = 0xF и начинает выполнять программу из внешней памяти установленной на внешней системной шине. При этом разрешается работа отладочного интерфейса JTAG_B.
0	1	1	Микропроцессор без отладки	0x1000_0000	Процессор конфигурирует внешнюю системную шину в режим работы ROM с Wait_States = 0xF и начинает выполнять программу из внешней памяти установленной на внешней системной шине. При этом отладочный интерфейс JTAG/SW заблокирован.
1	0	1	UART загрузчик	Определяется пользователем	Микроконтроллер через интерфейс UART2 на выводах PD[1:0] получает

					код программы в ОЗУ для исполнения
1	1	0	UART загрузчик	Определяется пользователем	Микроконтроллер через интерфейс UART2 на выводах PF[1:0] получает код программы в ОЗУ для исполнения

- UP, DOWN, LEFT, RIGHT, SELECT – программируемые пользователем клавиши.
- RESET – сигнал аппаратного сброса МК.
- WAKEUP – сигнал внешнего выхода из режима Standby.

### 3. Конфигурирование среды разработки Keil uVision 3 для работы с МК 1901ВЦ1Т.

- 3.1. После установки пакета Keil uVision3, в папку <Keil uVision>\ ARMFlash необходимо скопировать файл драйвера загрузки программы 1986BE.FLM с CD диска, входящего в комплект поставки.
- 3.2. После создания нового проекта в меню Project Options в закладке Device необходимо выбрать процессор ARM Cortex-M3 (Рис. 2).

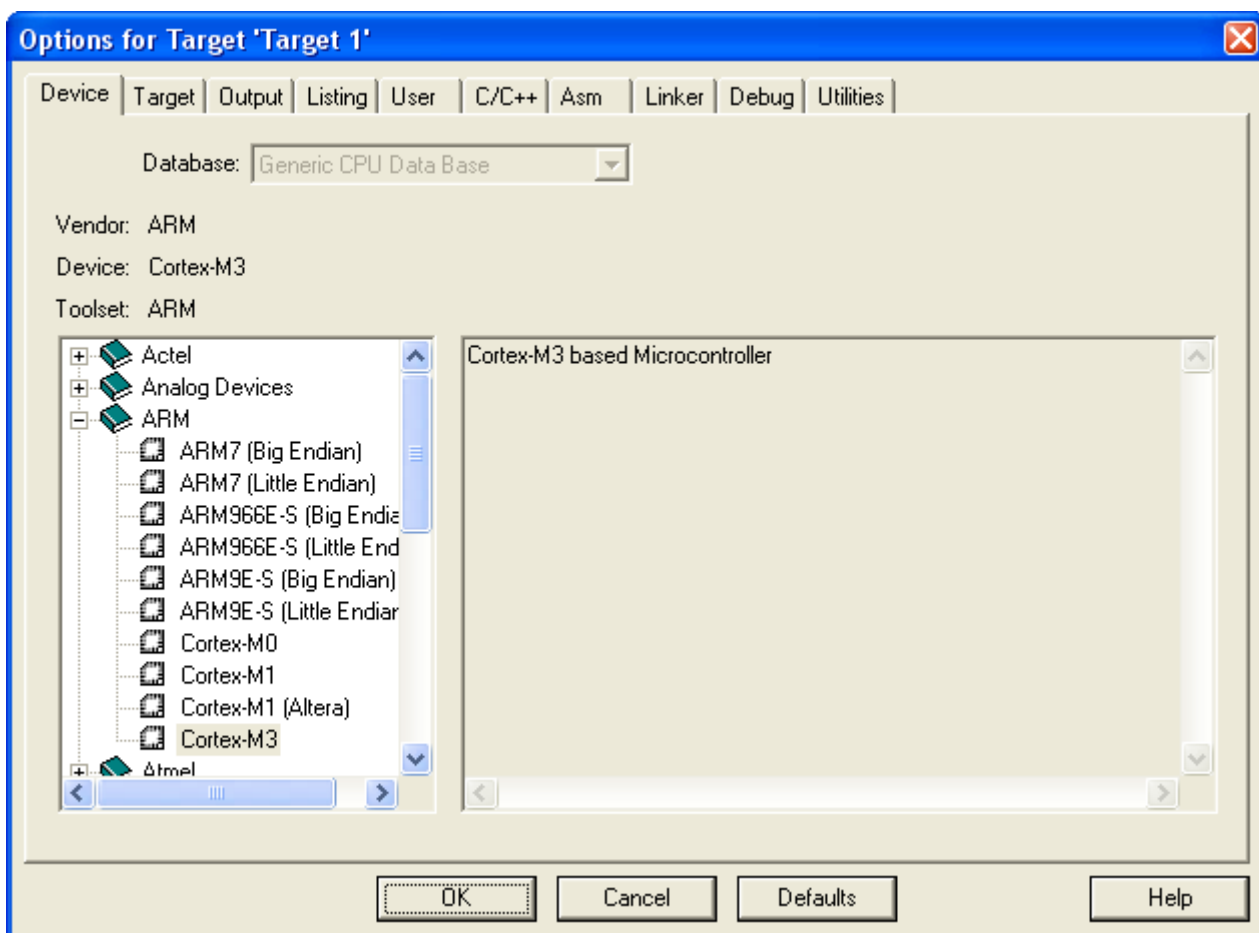


Рис. 2

- 3.3. В закладке Target выставить параметры распределения памяти (рис. 3):
  - память программ – начальный адрес 0x0800\_0000, размер 0x0002\_0000;
  - память данных – начальный адрес 0x2000\_0000, размер 0x0000\_8000.

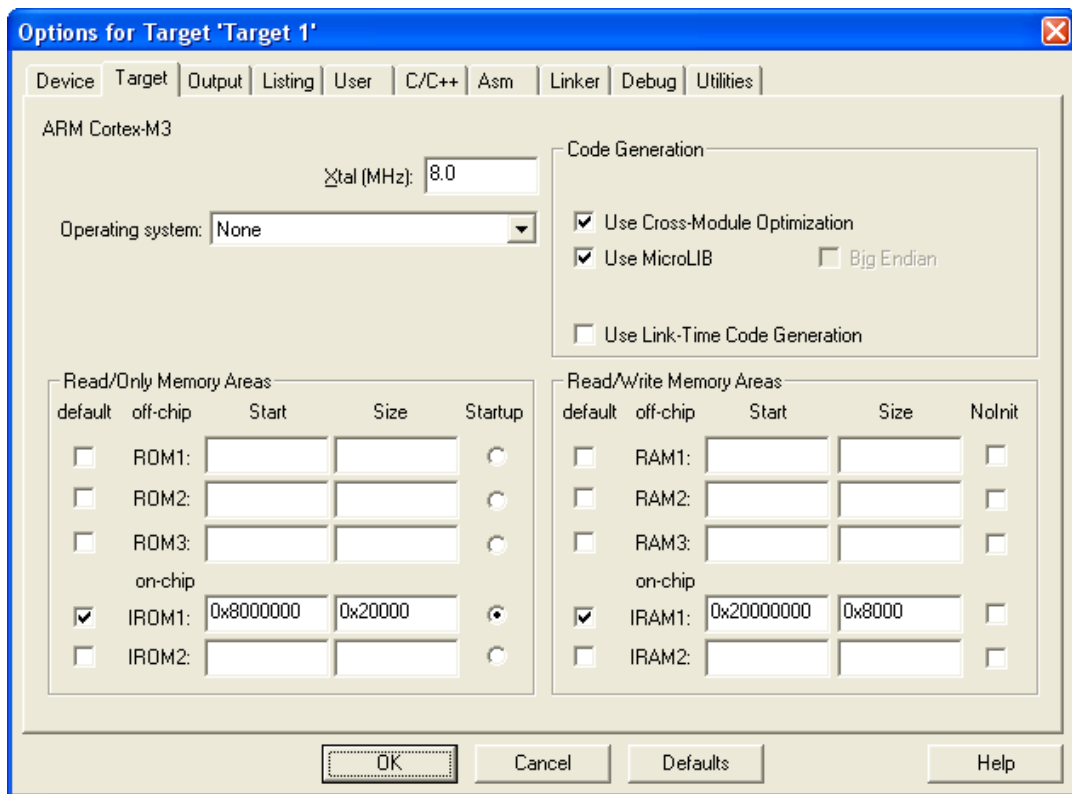


Рис. 3

3.4. В закладке Debug необходимо установить следующие параметры (рис. 4):

- Use ULINK Cortex Debugger.
- Load Application at Startup
- Run to Main().
- 

После задания конфигурации нажмите кнопку ОК.

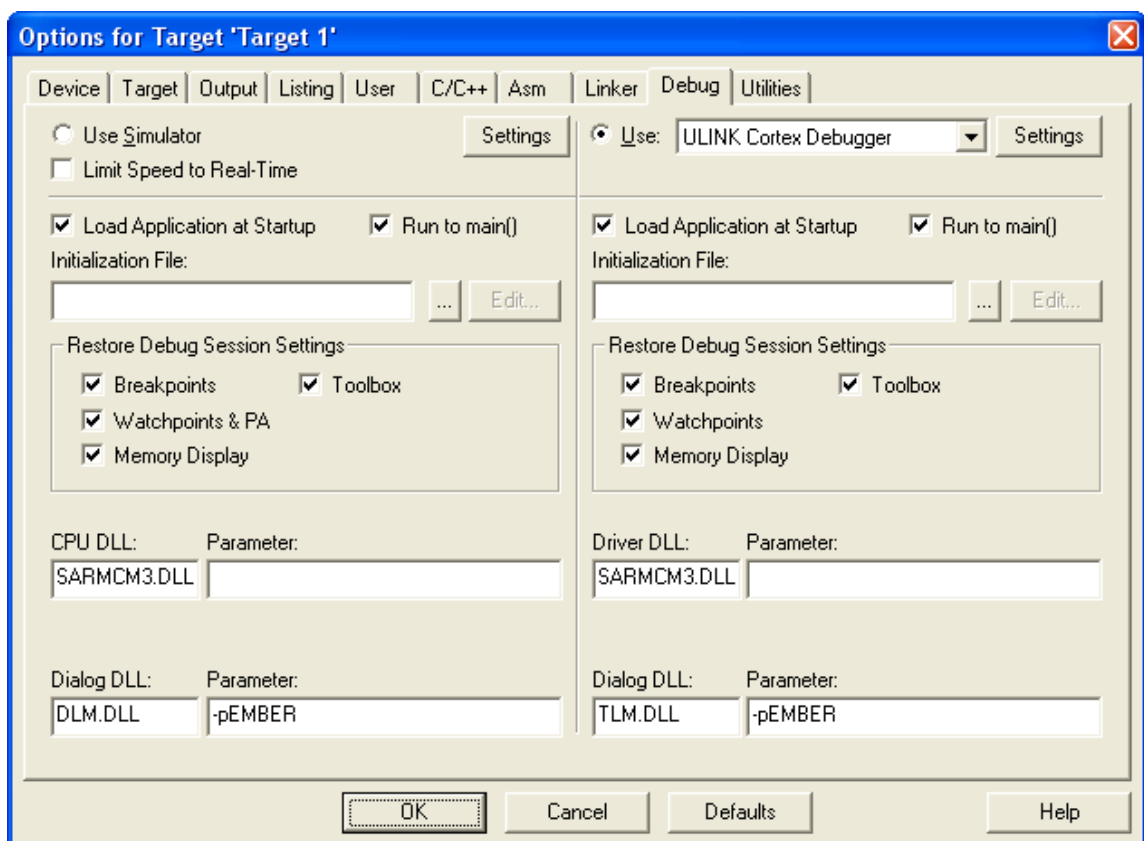


Рис. 4



- 3.5. Далее нужно снова вызвать Project Options и в закладке Debug нажать кнопку Settings. В поле JTAG Device Chain должны быть отображены два устройства, это микропроцессорное RISC ядро и DSP ядро, которое не распознается средой Keil (Unknown JTAG device) (рис. 5):

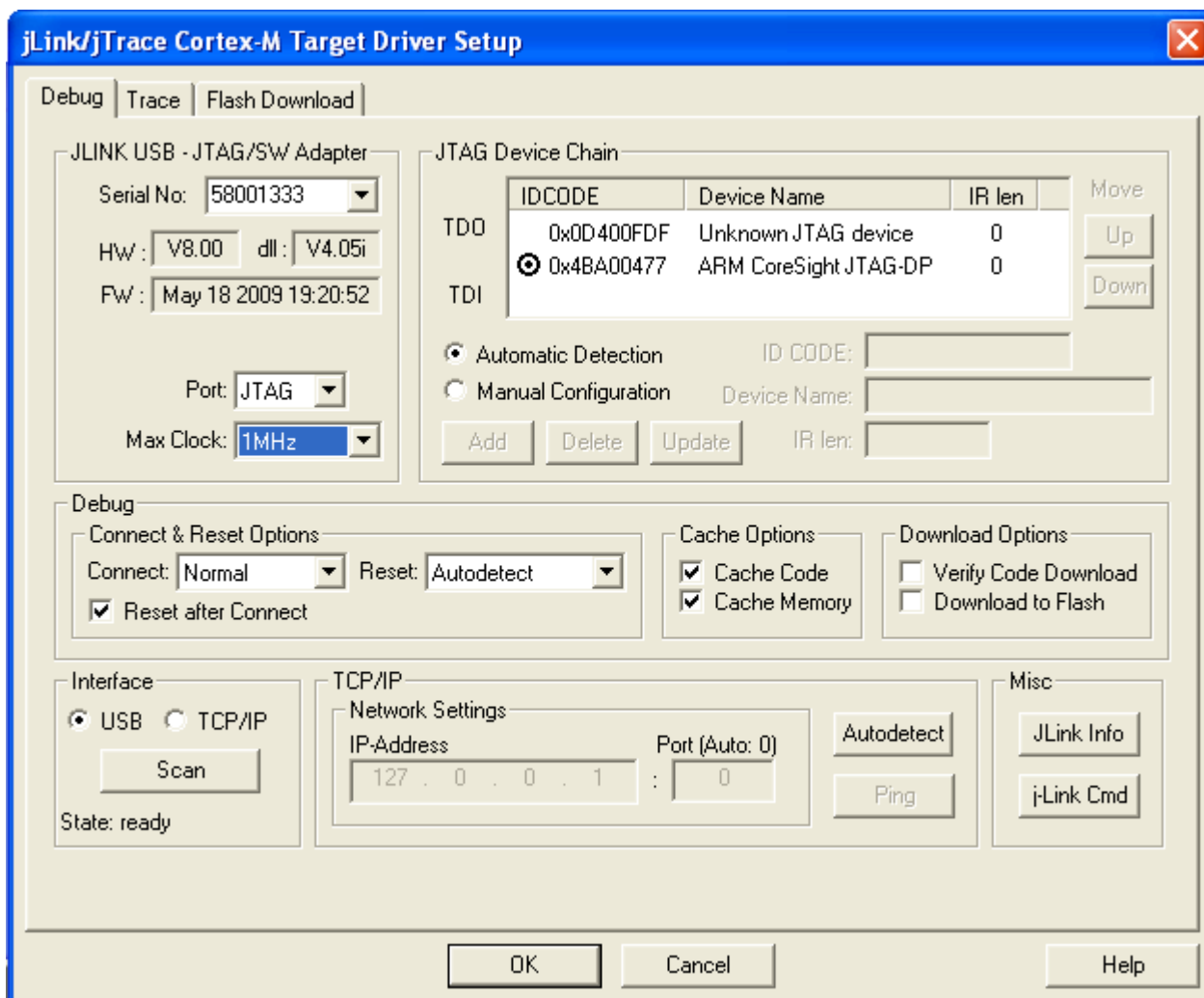


Рис. 5

Выберите закладку Flash Download, затем нажмите кнопку Add и из списка драйверов драйверов выберите 1986BE IAP 128kB Flash (Для 1901ВЦ1Т используется тот же самый .FLM файл как и для серии 1986BE). Затем нажмите кнопку Add (рис. 6).

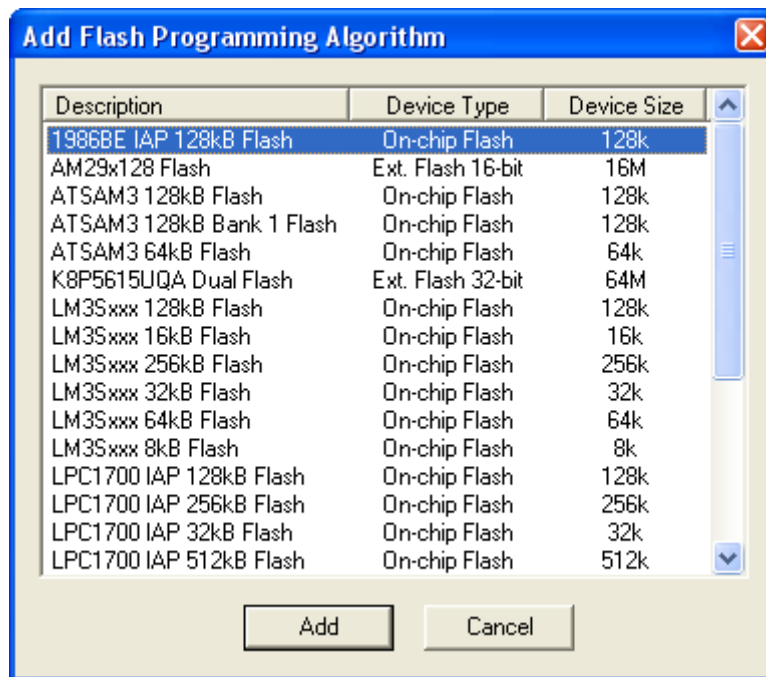


Рис. 6

3.6. После добавления драйвера загрузчика в Keil uVision, он отражается в окне Programming Algorithm. В строке ввода RAM for Algorithm Size установите значение 0x0800 (рис. 7). Для закрытия окна нажмите кнопку ОК.

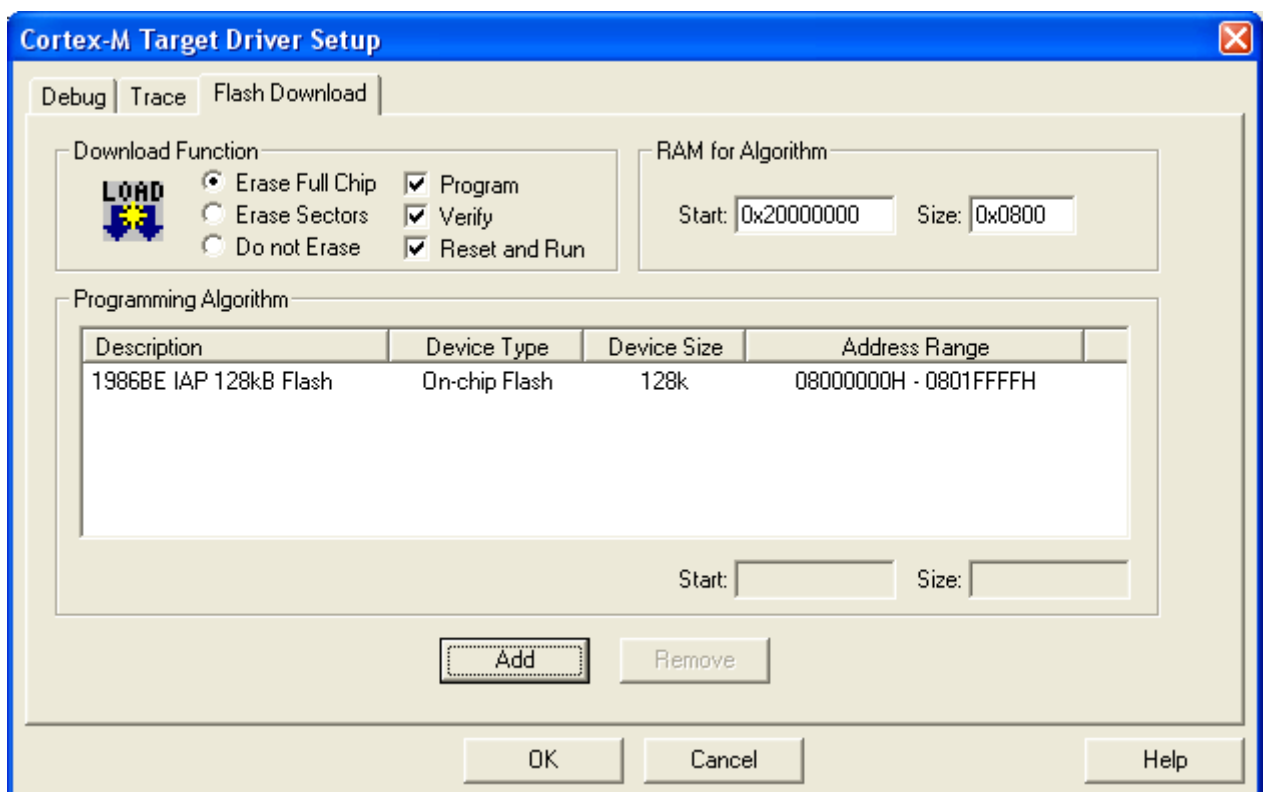


Рис. 7

Теперь среда разработки Keil uVision готова для разработки и отладки приложений на микроконтроллере МК1901ВЦ1Т